



# **PCIe-ADC DSP-SW**

## **Техническое описание**

**rev 1.2, 28.01.2015**

**ООО "Новомар" 2015г**

## Оглавление

1. Обзор устройства.....	3
1.1 Особенности.....	3
1.2 Варианты комплектации.....	4
1.3 Требования к системе.....	4
1.4 Габариты модуля.....	4
1.5 Архитектура устройства.....	5
1.6 Характеристики.....	6
1.7 Условия эксплуатации.....	7
2. Аппаратная установка.....	7
2.1 Аппаратное конфигурирование.....	7
3. Детальное описание разъемов и способы подключения.....	8
3.1. Разъем PCI Express x4/x8/x16.....	8
3.2. Разъем QSH-040 для подключения устройства PCIe-RAID-8L.....	11
3.3. Разъем SMA аналогового входа.....	15
4. Программное обеспечение.....	16
Список исправлений и изменений.....	17

## 1. Обзор устройства.

PCIe-ADC DSP-SW модуль аналого-цифрового преобразования и цифровой обработки сигналов в полосе частот 1,5–30 МГц. Модуль предназначен для одновременной обработки одного широкополосного и четырех узкополосных сигналов в реальном масштабе времени и передачи обработанных данных на шину PCIe4x. PCIe-ADC DSP-SW выполняет: оцифровку сигналов с помощью 16-битного АЦП с частотой дискретизации 127МГц, буферизацию, обработку и работу с ПК в режиме DMA. В модуле реализован механизм одновременной передачи на шину PCIe разно-скоростных потоков данных поступающих от пяти встроенных программируемых DDC. Модуль может использоваться для обработки и анализа радиосигналов КВ диапазона.

В качестве опорного генератора 127 МГц используется прецизионный термостатированный генератор с низкими фазовыми шумами.

Модуль выполнен в формате платы расширения для ПК, устанавливаемой в слот PCI Express v.1.1.

Модуль имеет разъем LVDS для подключения к контроллеру RAID-массива PCIe-RAID-8L.

### 1.1 Особенности.

- Частота дискретизации входного сигнала - 127МГц;
- Разрядность АЦП – 16 бит;
- Входное сопротивление – 50 Ом;
- Входной программируемый усилитель 6дБ;
- Полоса входного сигнала - 1,5–30 МГц;
- Фильтрация полосы сигналов и перенос спектра к нулю;
- Внутренний буфер данных - 4Гб может использоваться как буфер данных для обеспечения непрерывной работы в реальном масштабе времени, так и в режиме линии задержки;
- Буфер для прямых данных с АЦП - до 17 сек;
- Линия задержки для децимированных данных - до 18 мин;
- Один широкополосный DDC с коэффициентом децимации - 1...64;
- 4 независимых узкополосных DDC с коэффициентами децимации - 64...16382;
- Обработка и передача данных в ПК в реальном масштабе времени и возможность отката назад по шкале времени благодаря линии задержки;
- Прямое подключение RAID-массива PCIe-RAID-8L с передачей команд управления;
- Форм фактор платы - PCI Express x4/x8/x16, Standard height, Full length card;
- Масса - 260 грамм;

## 1.2 Варианты комплектации.

<b>PCIe-ADC_DSP-SW-x</b>			
<b>1</b>	<b>2</b>	<b>3</b>	<b>4</b>

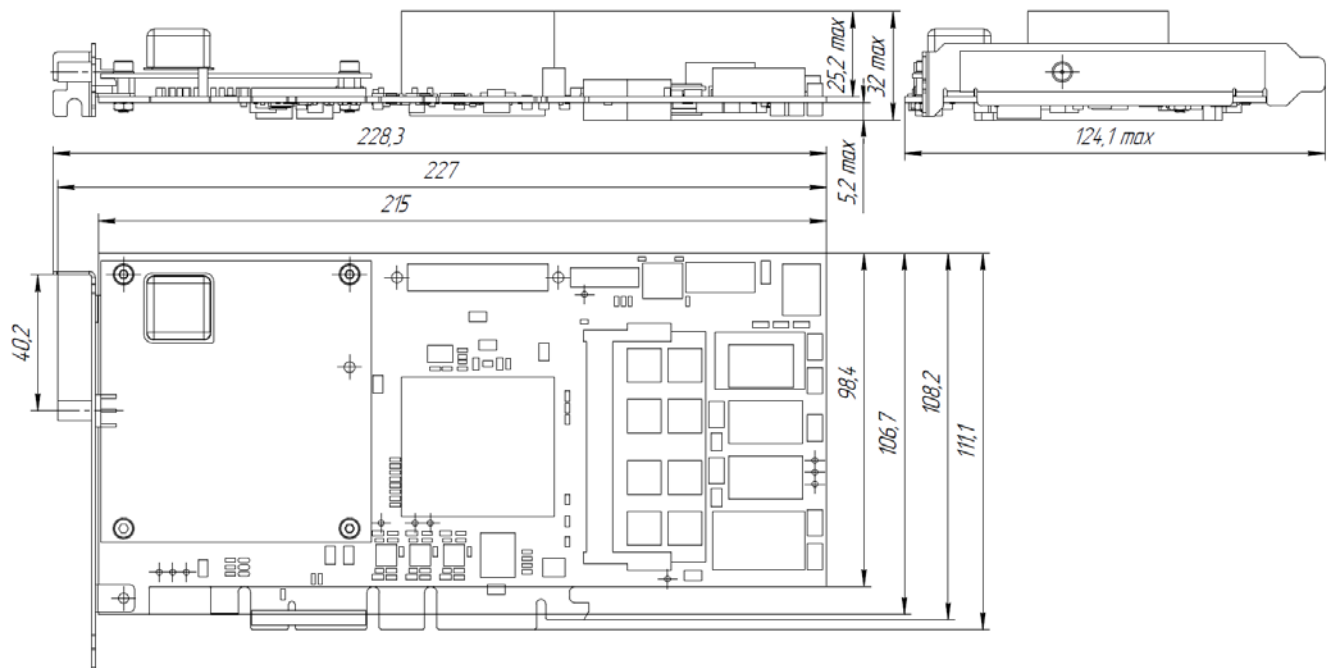
1. Форм фактор модуля и интерфейс подключения к ПК:  
PCIe – PCI Express Card
2. Тип устройства:  
ADC\_DSP – модуль АЦП и цифровой обработки сигналов.
3. Диапазон:  
SW – КВ диапазон,  
VHF – УКВ диапазон,
4. Исполнение, температурный диапазон:  
С – коммерческое (0...+60°C),  
I – промышленное (-40...+60°C)

## 1.3 Требования к системе.

Любая компьютерная система, поддерживающая PCI Express™ Base Specification v1.1, а так же ОС Windows® XP/7 или Linux.

## 1.4 Габариты модуля.

Форм-фактор PCI Express: x4/x8/x16, Standard height, Full length card;



Прим. : 1. Все размеры в миллиметрах.

Рисунок 1 Габаритный чертеж

## 1.5 Архитектура устройства.

Модуль реализует в реальном времени:

- преобразование входных данных АЦП в комплексное представление;
- перенос спектра входного сигнала;
- цифровая фильтрация входного сигнала;
- децимация полосы входного сигнала в диапазоне  $1 \dots 1/64$  от исходной (DDC\_ZOOM на рис.2);
- 4 независимых дополнительных канала данных для узкополосных сигналов с переносом спектра и децимацией в диапазоне  $1/64 \dots 1/16382$  от исходной (DDC\_DOWNLINK на рис.2);
- организация линии задержки для входного сигнала от 17 сек до 18 мин, с гибким механизмом записи и чтения задержанных данных;
- передача в память ПК в режиме DMA до 5 каналов данных с независимыми параметрами фильтрации;
- встроенные тестовые генераторы данных для отладки ПО;
- эффективный многоканальный механизм прямого доступа к памяти ПК (DMA).

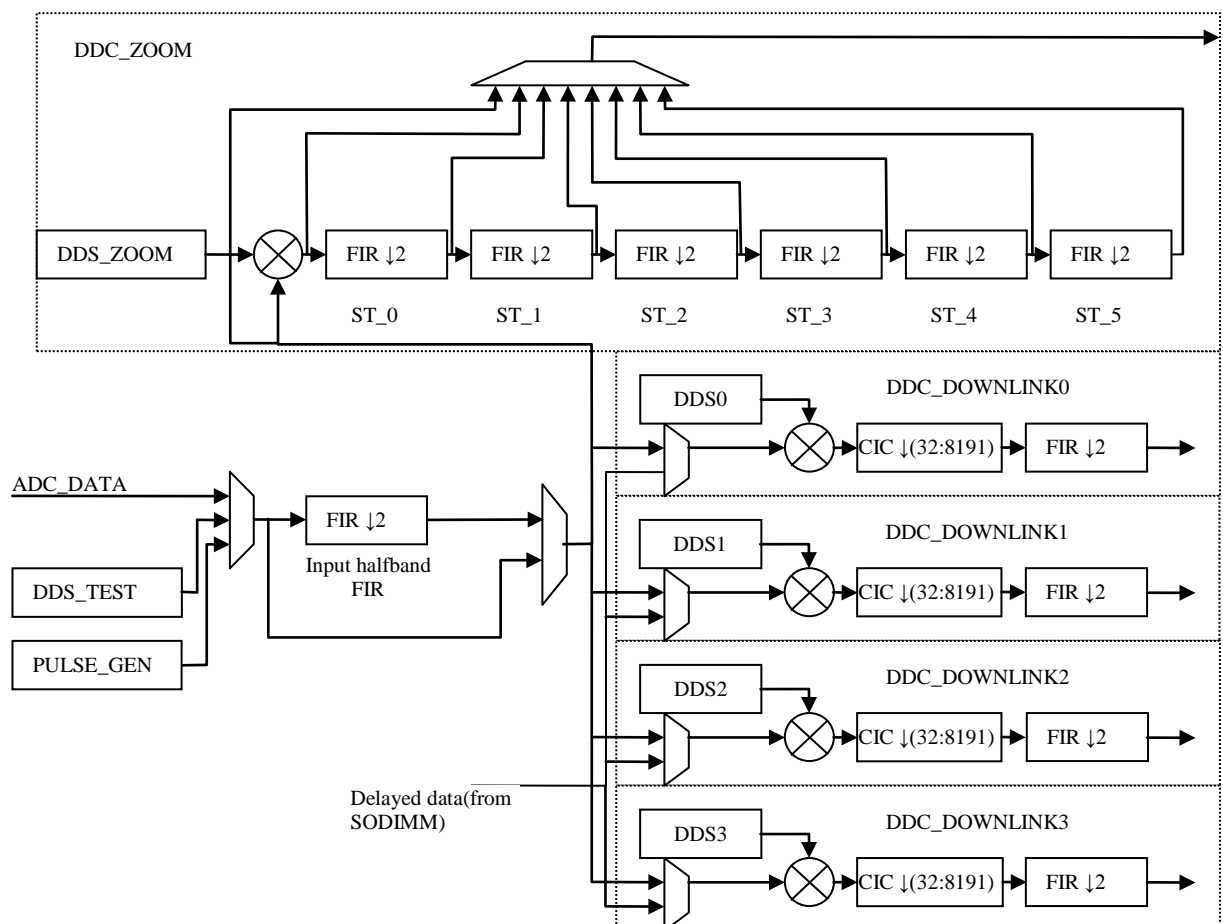


Рисунок 2 Структурная схема ЦОС устройства

**1.6 Характеристики.**

Таблица 1				
Параметр	Минимальное значение	Типовое значение	Максимальное значение	Единицы измерения
<b>ПРЕДЕЛЬНЫЕ ПАРАМЕТРЫ</b>				
+ 12 В напряжение питания	10.8		+13.2	В
+ 3.3 В напряжение питания	3.15		+3.6	В
<b>АЦП</b>				
Размах входного напряжения	0		2	В(р-р)
Волновое сопротивление		50		Ом
SNR, при Fвх				
10МГц	76	77		дБ
15МГц	76	77		дБ
28МГц	76	77		дБ
SFDR, при Fвх				
10МГц	95	100		дБ
15МГц	95	100		дБ
28МГц	95	100		дБ
<b>LVDS</b>				
Выходное напряжение:				Ом
Высокого уровня			1.785	В
Низкого уровня	0.715			В
Дифференциальное	350		820	мВ
Смещения	1.025	1.250	1.475	В
Дифференциальное входное напряжение (при смещении 1.2В)	0,1		1	В
Входное напряжение смещения (при дифференциальном ±350мВ)	0.3	1.2	2.2	В
Входное сопротивление		100		Ом
<b>ТРЕБОВАНИЯ К ПИТАНИЮ</b>				
Напряжение				
+12 В	11,4	12	12.6	В
+3.3 В	3.15	3.3	3.45	В
Ток потребления +12 В	1.2	1.4	1.6	А
Ток потребления +3.3 В	1.1	1.3	1.6	А
<b>ТЕМПЕРАТУРНЫЙ ДИАПАЗОН</b>				
Рабочая температура				
Коммерческое исполнение	0		+60	°С
Индустриальное исполнение	-40		+60	°С
Температура хранения	-50		+100	°С

Таблица 1 продолжение

Параметр	Типовое значение	Единицы измерения
<b>ГАБАРИТЫ И МАССА</b>		
Габариты (Д*В* Ш)	228.3 x 124.1 x 32	мм
Масса	260	грамм

### 1.7 Условия эксплуатации.

Модуль PCIe-ADC DSP-SW сохраняет работоспособность при следующих внешних воздействующих факторах:

- Пониженное атмосферное давление - 100 мм рт.ст.
- Повышенная влажность при температуре +35°C не более 80%.

## 2. Аппаратная установка.

Модуль PCIe-ADC DSP-SW может быть установлен в любую совместимую систему, которая поддерживает стандарты PCI Express™ Base Specification v1.1 и имеет разъем PCIe с 4, 8 или 16 линиями PCI Express.

**ВСЕГДА** принимайте максимально возможные меры предосторожности для предотвращения повреждения устройства разрядами статического напряжения.

Данное устройство поддерживает технологию Plug and Play. После установки PCIe-ADC DSP-SW в систему и ее перезагрузки все прерывания и память распределяются автоматически.

### 2.1 Аппаратное конфигурирование.

PCIe-ADC DSP-SW - стандартное PCI Express устройство. Не требует замыкания переключателей для установки в систему и присвоения Базовых Адресов на шине PCI Express (Base Address). Установку и конфигурирование устройства обеспечивает технология Plug and Play.

После включения PCIe-ADC DSP-SW в слот достаточно установить драйвер, входящий в комплект поставки, и перезагрузить ОС. После чего устройство будет опознано системой и готово к работе.

### 3. Детальное описание разъемов и способы подключения.

PCIe-ADC DSP-SW имеет четыре разъема: PCI Express x4/x8/x16 - для установки в ПК, QSH-040 для соединения с модулем PCIe-RAID-8L, коаксиальный SMA для подключения внешнего аналогового сигнала.

Условные обозначения в таблицах (поле "Тип сигнала"):

P - Контакты питания;

NC - Не используемые контакты;

I - Контакты входных сигналов устройства;

O - Контакты выходных сигналов устройства;

I/O - Контакты двунаправленных сигналов устройства.

#### 3.1. Разъем PCI Express x4/x8/x16.

Данный раздел описывает расположение и назначение выводов разъема PCI Express. Разъем PCI Express соответствует стандарту PCI Express™ Electromechanical Specification v1.1. Подробное описание разъема представлено в таблице 2.

Таблица 2			
№ Вывода	Название сигнала	Тип сигнала	Описание
A1	PRSNT1#	I	Не используется
A2	+12V_1A	P	Вывод питания +12В
A3	+12V_2A	P	Вывод питания +12В
A4	GND_1A	P	Общий 0В
A5	J_TCK	NC	Не используется
A6	J_TDI	NC	Не используется
A7	J_TDO	NC	Не используется
A8	J_TMS	NC	Не используется
A9	+3.3V_1A	P	Вывод питания +3.3В
A10	+3.3V_2A	P	Вывод питания +3.3В
A11	PERST#	I	Вход сигнала сброса
A12	GND_2A	P	Общий 0В
A13	REFCLK+	I	Вход референсной частоты «позитив»
A14	REFCLK-	I	Вход референсной частоты «негатив»
A15	GND_3A	P	Общий 0В
A16	PERP0	O	Выход данных «позитив»
A17	PERN0	O	Выход данных «негатив»
A18	GND_4A	P	Общий 0В
A19	RSVD_1A	NC	Не используется
A20	GND_5A	P	Общий 0В



Таблица 2

№ Вывода	Название сигнала	Тип сигнала	Описание
A21	PERP1	O	Выход данных «позитив»
A22	PERN1	O	Выход данных «негатив»
A23	GND_6A	P	Общий 0В
A24	GND_7A	P	Общий 0В
A25	PERP2	O	Выход данных «позитив»
A26	PERN2	O	Выход данных «негатив»
A27	GND_8A	P	Общий 0В
A28	GND_9A	P	Общий 0В
A29	PERP3	O	Выход данных «позитив»
A30	PERN3	O	Выход данных «негатив»
A31	GND_10A	P	Общий 0В
A32	RSVD_2A	NC	Не используется
A33	RSVD_3A	NC	Не используется
A34	GND_11A	P	Общий 0В
A35	PERP4	O	Не используется
A36	PERN4	O	Не используется
A37	GND_12A	P	Общий 0В
A38	GND_13A	P	Общий 0В
A39	PERP5	O	Не используется
A40	PERN5	O	Не используется
A41	GND_14A	P	Общий 0В
A42	GND_15A	P	Общий 0В
A43	PERP6	O	Не используется
A44	PERN6	O	Не используется
A45	GND_16A	P	Общий 0В
A46	GND_17A	P	Общий 0В
A47	PERP6	O	Не используется
A48	PERN6	O	Не используется
A49	GND_18A	P	Общий 0В
B1	+12V_1B	P	Вывод питания +12В
B2	+12V_2B	P	Вывод питания +12В
B3	+12V_3B	P	Вывод питания +12В
B4	GND_1B	P	Общий 0В
B5	SMCLK	NC	Не используется
B6	SMDAT	NC	Не используется
B7	GND_2B	P	Общий 0В
B8	+3.3V_1B	P	Вывод питания +3.3В
B9	J_TRST#	NC	Не используется
B10	+3.3VAUX	NC	Не используется
B11	WAKE#	NC	Не используется
B12	RSVD_1B	NC	Не используется

Таблица 2

№ Вывода	Название сигнала	Тип сигнала	Описание
B13	GND_3B	P	Общий 0В
B14	PETP0	I	Вход данных «негатив»
B15	PETN0	I	Вход данных «позитив»
B16	GND_4B	P	Общий 0В
B17	PRSNT2_1#	NC	Не используется
B18	GND_5B	P	Общий 0В
B19	PETP1	I	Вход данных «негатив»
B20	PETN1	I	Вход данных «позитив»
B21	GND_6B	P	Общий 0В
B22	GND_7B	P	Общий 0В
B23	PETP2	I	Вход данных «негатив»
B24	PETN2	I	Вход данных «позитив»
B25	GND_8B	P	Не используется
B26	GND_9B	P	Не используется
B27	PETP3	I	Вход данных «негатив»
B28	PETN3	I	Вход данных «позитив»
B29	GND_10B	P	Общий 0В
B30	RSVD_2B	NC	Не используется
B31	PRSNT2_2#	O	Индикатор наличия в слоте платы x4 Непосредственно соединен с A1
B32	GND_11B	P	Общий 0В
B33	PETP4	I	Не используется
B34	PETN4	I	Не используется
B35	GND_12B	P	Общий 0В
B36	GND_13B	P	Общий 0В
B37	PETP5	I	Не используется
B38	PETN5	I	Не используется
B39	GND_14B	P	Общий 0В
B40	GND_15B	P	Общий 0В
B41	PETP6	I	Не используется
B42	PETN6	I	Не используется
B43	GND_16B	P	Общий 0В
B44	GND_17B	P	Общий 0В
B45	PETP7	I	Не используется
B46	PETN7	I	Не используется
B47	GND_18B	P	Общий 0В
B48	PRSNT2_3#	NC	Не используется
B49	GND_19B	P	Общий 0В

### 3.2. Разъем QSH-040 для подключения устройства PCIe-RAID-8L.

Разъем QSH-040-01-х-D-DP-A-х предназначен для подключения по интерфейсу LVDS устройства PCIe-RAID-8L.

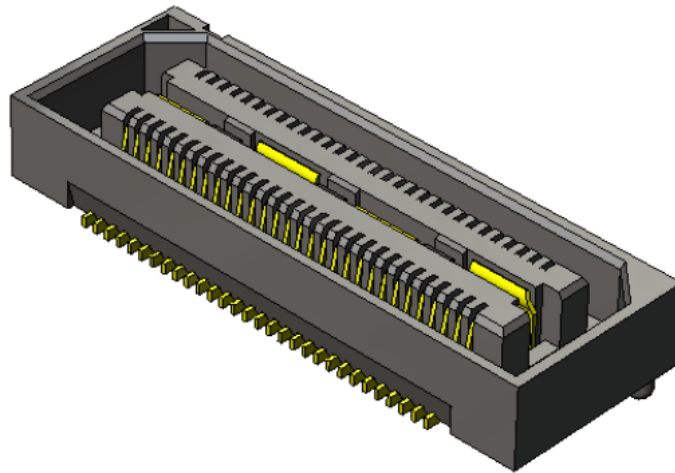


Рисунок 3 Разъем QSH-040, розетка

Ответная часть QSH-040-01-х-D-DP-A-х устанавливается на гибком шлейфе сопрягаемой плате посредством которого производится сопряжение плат.

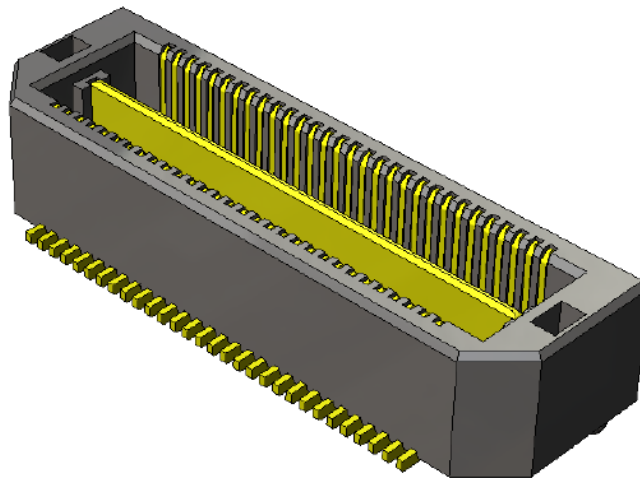


Рисунок 4 Разъем QSH-040, вилка

Подробная информация по разъемам и шлейфам содержится на сайте производителя [Samtec](http://www.samtec.com).

В таблице 3 описано расположение и назначение выводов разъема QSH-040.

Таблица 3

№ Вывода	Название сигнала	Тип сигнала	Описание
1	LVDS_D[0]_P	I/O	Двунаправленная шина данных «позитив»
2	AD/CM_D [2]_P	I	Шина для передачи команд и адреса «позитив»
3	LVDS_D[0]_N	I/O	Двунаправленная шина данных «негатив»
4	AD/CM_D [2]_N	I	Шина для передачи команд и адреса «негатив»
5	RSVD	NC	Не используется
6	RSVD	NC	Не используется
7	LVDS_D[1]_P	I/O	Двунаправленная шина данных «позитив»
8	AD/CM_D [3]_P	I	Шина для передачи команд и адреса «позитив»
9	LVDS_D[1]_N	I/O	Двунаправленная шина данных «негатив»
10	AD/CM_D [3]_N	I	Шина для передачи команд и адреса «негатив»
11	RSVD	NC	Не используется
12	RSVD	NC	Не используется
13	LVDS_D[2]_P	I/O	Двунаправленная шина данных «позитив»
14	AD/CM_D [4]_P	I	Шина для передачи команд и адреса «позитив»
15	LVDS_D[2]_N	I/O	Двунаправленная шина данных «негатив»
16	AD/CM_D [4]_N	I	Шина для передачи команд и адреса «негатив»
17	RSVD	NC	Не используется
18	RSVD	NC	Не используется
19	LVDS_D[3]_P	I/O	Двунаправленная шина данных «позитив»
20	AD/CM_D [5]_P	I	Шина для передачи команд и адреса «позитив»
21	LVDS_D[3]_N	I/O	Двунаправленная шина данных «негатив»
22	AD/CM_D [5]_N	I	Шина для передачи команд и адреса «негатив»
23	RSVD	NC	Не используется
24	RSVD	NC	Не используется
25	LVDS_D[4]_P	I/O	Двунаправленная шина данных «позитив»
26	AD/CM_D [6]_P	I	Шина для передачи команд и адреса «позитив»
27	LVDS_D[4]_N	I/O	Двунаправленная шина данных «негатив»
28	AD/CM_D [6]_N	I	Шина для передачи команд и адреса «негатив»
29	RSVD	NC	Не используется
30	RSVD	NC	Не используется
31	LVDS_D[5]_P	I/O	Двунаправленная шина данных «позитив»
32	AD/CM_D [7]_P	I	Шина для передачи команд и адреса «позитив»
33	LVDS_D[5]_N	I/O	Двунаправленная шина данных «негатив»
34	AD/CM_D [7]_N	I	Шина для передачи команд и адреса «негатив»
35	RSVD	NC	Не используется
36	RSVD	NC	Не используется
37	LVDS_D[6]_P	I/O	Двунаправленная шина данных «позитив»
38	VLD_AD/CM_P	I	Строб валидности шины команд и адреса «позитив»
39	LVDS_D[6]_N	I/O	Двунаправленная шина данных «негатив»
40	VLD_AD/CM_N	I	Строб валидности шины команд и адреса «негатив»
41	RSVD	NC	Не используется

Таблица 3

№ Вывода	Название сигнала	Тип сигнала	Описание
42	RSVD	NC	Не используется
43	LVDS_D[7]_P	I/O	Двунаправленная шина данных «позитив»
44	AD/CM#_P	I	Строб команд или адреса «позитив»
45	LVDS_D[7]_N	I/O	Двунаправленная шина данных «негатив»
46	AD/CM#_N	I	Строб команд или адреса «негатив»
47	RSVD	NC	Не используется
48	RSVD	NC	Не используется
49	LVDS_D[8]_P	I/O	Двунаправленная шина данных «позитив»
50	DTWR_RDY_P	O	Готовность записи данных «позитив»
51	LVDS_D[8]_N	I/O	Двунаправленная шина данных «негатив»
52	DTWR_RDY_N	O	Готовность записи данных «негатив»
53	RSVD	NC	Не используется
54	RSVD	NC	Не используется
55	RSVD	NC	Не используется
56	LVDS_CLK_IN_P	I	Входной сигнал синхронизации «позитив»
57	RSVD	NC	Не используется
58	LVDS_CLK_IN_N	I	Входной сигнал синхронизации «негатив»
59	RSVD	NC	Не используется
60	RSVD	NC	Не используется
61	RSVD	NC	Не используется
62	LVDS_CLK_OUT_P	O	Выходной сигнал синхронизации «позитив»
63	RSVD	NC	Не используется
64	LVDS_CLK_OUT_N	O	Выходной сигнал синхронизации «негатив»
65	RSVD	NC	Не используется
66	RSVD	NC	Не используется
67	LVDS_D[9]_P	I/O	Двунаправленная шина данных «позитив»
68	DTRD_RDY_P	I	Готовность принимать прочитанные данные «позитив»
69	LVDS_D[9]_N	I/O	Двунаправленная шина данных «негатив»
70	DTRD_RDY_N	I	Готовность принимать прочитанные данные «негатив»
71	RSVD	NC	Не используется
72	RSVD	NC	Не используется
73	LVDS_D[10]_P	I/O	Двунаправленная шина данных «позитив»
74	DTRD_REQ_P	O	Запрос на прием прочитанных данные «позитив»
75	LVDS_D[10]_N	I/O	Двунаправленная шина данных «негатив»
76	DTRD_REQ_N	O	Запрос на прием прочитанных данные «негатив»
77	RSVD	NC	Не используется
78	RSVD	NC	Не используется
79	LVDS_D[11]_P	I/O	Двунаправленная шина данных «позитив»
80	DTWR_REQ_P	I	Запрос на прием данные для записи «позитив»

Таблица 3

№ Вывода	Название сигнала	Тип сигнала	Описание
81	LVDS_D[11]_N	I/O	Двунаправленная шина данных «негатив»
82	DTWR_REQ_N	I	Запрос на прием данные для записи «негатив»
83	RSVD	NC	Не используется
84	RSVD	NC	Не используется
85	LVDS_D[12]_P	I/O	Двунаправленная шина данных «позитив»
86	DTRD_VLD_DT_P	O	Валидность прочитанных данных «позитив»
87	LVDS_D[12]_N	I/O	Двунаправленная шина данных «негатив»
88	DTRD_VLD_DT_N	O	Валидность прочитанных данных «негатив»
89	RSVD	NC	Не используется
90	RSVD	NC	Не используется
91	LVDS_D[13]_P	I/O	Двунаправленная шина данных «позитив»
92	DTWR_VLD_DT_P	I	Валидность записываемых данных «позитив»
93	LVDS_D[13]_N	I/O	Двунаправленная шина данных «негатив»
94	DTWR_VLD_DT_N	I	Валидность записываемых данных «негатив»
95	RSVD	NC	Не используется
96	RSVD	NC	Не используется
97	LVDS_D[14]_P	I/O	Двунаправленная шина данных «позитив»
98	RSVD	NC	Не используется
99	LVDS_D[14]_N	I/O	Двунаправленная шина данных «негатив»
100	RSVD	NC	Не используется
101	RSVD	NC	Не используется
102	RSVD	NC	Не используется
103	LVDS_D[15]_P	I/O	Двунаправленная шина данных «позитив»
104	+2.5V	P	Выход напряжение питания +2,5 В
105	LVDS_D[15]_N	I/O	Двунаправленная шина данных «негатив»
106	+2.5V	P	Выход напряжение питания +2,5 В
107	RSVD	NC	Не используется
108	RSVD	NC	Не используется
109	AD/CM_D[0]_P	I	Шина для передачи команд и адреса «позитив»
110	+2.5V	P	Выход напряжение питания +2,5 В
111	AD/CM_D[0]_N	I	Шина для передачи команд и адреса «негатив»
112	+2.5V	P	Выход напряжение питания +2,5 В
113	RSVD	NC	Не используется
114	RSVD	NC	Не используется
115	AD/CM_D[1]_P	I	Шина для передачи команд и адреса «позитив»
116	+2.5V	P	Выход напряжение питания +2,5 В
117	AD/CM_D [1]_N	I	Шина для передачи команд и адреса «негатив»
118	+2.5V	P	Выход напряжение питания +2,5 В
119	RSVD	NC	Не используется
120	RSVD	NC	Не используется
121	GND	P	Общий 0В

Таблица 3

№ Вывода	Название сигнала	Тип сигнала	Описание
122	GND	P	Общий 0В
123	GND	P	Общий 0В
124	GND	P	Общий 0В
125	GND	P	Общий 0В
126	GND	P	Общий 0В
127	GND	P	Общий 0В
128	GND	P	Общий 0В

### 3.3. Разъем SMA аналогового входа.

Для подключения внешнего аналогового сигнала используется разъем типа SMA.

## 4. Программное обеспечение.

Для платы **PCIe-ADCDSP\_SW** разработан пакет ПО для работы в ОС семейства Windows. Пакет ПО для работы в ОС семейства Linux может быть разработан по желанию заказчика.

Пакет ПО для Windows разрабатывался и тестировался на ОС "**Microsoft Windows XP 32 bit edition**", "**Microsoft Windows 7 32 bit edition**", "**Microsoft Windows 7 64 bit edition**". Он состоит из драйвера и статической библиотеки.

Описание драйвера содержится в файле "**Windows\_PCIe-ADCDSP\_SW Описание вызовов драйвера VerX**", где X – версия документа;

Описание библиотеки содержится в файле "**Windows\_PCIe-ADCDSP\_SW Описание функций библиотеки VerX**", где X – версия документа.

В данных файлах содержится информация по установке, список функций и их описание.



**Список исправлений и изменений.**

Версия	Дата	Изменение
1.0	15.06.2009	1. Документ создан.
1.1	27.01.2014	2. Изменен раздел 4 Программное обеспечение.
1.2	28.01.2015	3. Изменена глава 1.6 Технические параметры